

(11)Publication number : 09-130442  
(43)Date of publication of application : 16.05.1997

(21)Application number : 07-285837 (71)Applicant : HITACHI DENSHI LTD  
(22)Date of filing : 02.11.1995 (72)Inventor : KOBAYASHI TAKEHIKO  
ONISHI MAKOTO

```

graph LR
    Input[输入序号] --> 41[同频切换器]
    41 --> 42[频率优化器]
    42 --> 45[发射信号号]
    45 --> 43[接收信号号]
    43 --> 44[接收器]
    44 --> 42
    44 --> 42
  
```

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-130442

(43) 公開日 平成9年(1997)5月16日

(51) Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 27/22			H 0 4 L 27/22	Z
H 0 4 B 3/10			H 0 4 B 3/10	C

審査請求 未請求 請求項の数4 O L (全 6 頁)

(21) 出願番号 特願平7-285837

(22) 出願日 平成7年(1995)11月2日

(71) 出願人 000005429

日立電子株式会社

東京都千代田区神田和泉町1番地

(72) 発明者 小林 岳彦

東京都小平市御幸町32番地 日立電子株式会社小金井工場内

(72) 発明者 大西 誠

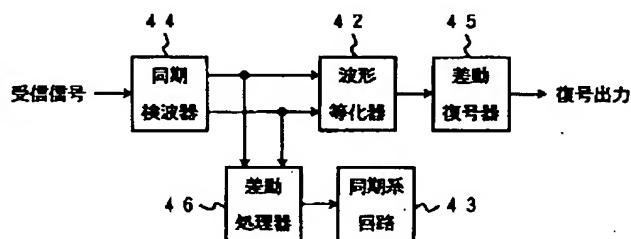
東京都小平市御幸町32番地 日立電子株式会社小金井工場内

(54) 【発明の名称】  $\pi/4$ シフトQPSK復調器

(57) 【要約】

【課題】  $\pi/4$ シフトQPSK変調方式によるデジタル無線受信機において、電波伝搬路で生じる波形歪みを補償し、高い伝送品質を得ることが可能な復号方式を得る。

【解決手段】 同期検波回路と波形等化器、および差動復号器を設け、波形等化器により同期検波出力から波形歪みを補償した信号を抽出して、該信号を差動復号して復号データを得る。このような構成により、電波伝搬路で生じる波形歪みの影響を軽減し、信号対雑音特性にも優れる復調方式を実現できる。



## 【特許請求の範囲】

【請求項1】  $\pi/4$ シフトQPSK変調方式によるデジタル無線伝送に用いる受信機において、少なくとも、同期検波後の受信信号の波形歪みを補償する波形等化器を有することを特徴とする  $\pi/4$ シフトQPSK復調器。

【請求項2】 請求項1項記載の復調器において、前記同期検波後の出力を波形等化し、該波形等化信号をシンボル判定して差動復号することにより送信データを復号することを特徴とする復調器。

【請求項3】 請求項1項記載の復調器において、前記波形等化器出力を差動処理し、この信号をシンボル判定することにより送信データを復号することを特徴とする復調器。

【請求項4】 請求項2項記載の復調器において、前記同期検波出力の波形歪みを補償して送信シンボルを推定するシンボル系列推定器を用い、推定されたシンボル系列から差動復号により送信データを復号することを特徴とする復調器。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、 $\pi/4$ シフトQPSK変調方式によるデジタル移動無線に用いる、デジタル復調方式に関する。

## 【0002】

【従来の技術】 はじめに、 $\pi/4$ シフトQPSK変調方式について簡単に説明する。

【0003】 一般に、デジタル変調方式においては、送信しようとするビット列に対応して変調方式に固有の信号点(シンボル)を設定し、この信号により搬送波を変調する。 $\pi/4$ シフトQPSK変調方式では、送信ビット列を2ビットずつ区切り、各ビットパターン“00”、“01”、“11”および“10”に、それぞれ位相量  $(1/4)\pi$ 、 $(3/4)\pi$ 、 $(5/4)\pi$  および  $(7/4)\pi$  を割り当て、この位相量を1時刻前のシンボルの位相に加えて当該時刻のシンボルとして変調を行う。すなわち連続する2シンボル間の位相差に対して送信データを割り当てる変調方式である。

【0004】 デジタル移動無線による高速データ伝送においては、フェージングによる伝送波形の歪みが符号間干渉を引き起こし、通信の重大な障害となる。フェージングは、送信機からの伝送波が複数の電波伝搬路を経て移動中の受信機に到達することにより生じる現象であり、波形等化はこの影響を軽減するための有力な対策技術の一つである。実際の波形等化では、受信側が既知であるトレーニングシンボル系列を送信し、その受信信号に対する等化出力とトレーニングシンボル系列の差が最小になるような適応フィルタを構成し、伝送路の応答を波形等化器内部で相殺することにより実現される。

【0005】 ここで、トレーニングシンボル系列とは、

予め定められた固定シンボル系列であり、受信側にも既知となる。これは、送信データに基づいて作成される未知のシンボル系列とともに送信される。トレーニングシンボル系列生成器は、受信側においてこのトレーニングシンボル系列を生成するものである。

【0006】 波形等化の方式としては、LMS (Least Mean Square)、RLS (Recursive Least Square)、MLSE (Maximum Likelihood Sequence Estimation) 等がある。

【0007】 一方、デジタル変調方式を大別すると、振幅シフトキーイング(ASK)変調、周波数シフトキーイング(FSK)変調、位相シフトキーイング(PSK)変調等がある。この中のPSK変調の一種である  $\pi/4$ シフトQPSK変調方式は、変調波の振幅が零とならないため、レベル変動範囲が限定されており、送信電力増幅器の非線形による歪みに強いこと、変調において本質的に差動符号化されるため、構成の簡単な遅延検波によって容易に復調が行える等の点から、移動通信用の変調方式として最適とされている。

【0008】 遅延検波器の一構成例を図6に示す。図中31は帯域通過フィルタ、32、33は周波数混合器、34は  $90^\circ$  移相器、35、36は低域通過フィルタ、37は遅延素子である。帯域通過フィルタ31を通過した受信信号は、遅延素子37によって遅延させた信号の同相成分および直交成分とそれぞれ周波数混合器32および33によって掛け合わせる。該直交成分は  $90^\circ$  移相器によって生成する。周波数混合器32および33の出力は、低域通過フィルタ35、36により高周波成分を除去し、それぞれ同相、直交検波出力を取り出す。

【0009】 ここで例えば、 $\pi/4$ シフトQPSK用のデジタル復調器として構成する場合、図7に示したような構成を採った場合を考える。この例は、検波器として、前述の遅延検波器を用いた例である。図中41は図6に示した遅延検波器、42は任意の方式をとる等化器、43は同期系回路である。該同期系回路は、クロック信号、フレーム同期信号等を発生するものである。 $\pi/4$ シフトQPSK変調の場合、1サンプル時刻前と当該サンプル時刻のシンボル間に送信データが割り当てられているため、復号の際にはシンボル間の差動処理が不可欠となる。この点、遅延検波は方式的に差動処理が含まれているため、差動復号器を付加する必要がなく、回路の簡易性の点で有利である。しかし、遅延検波の出力は2シンボル間の信号演算の結果であるので、2シンボルにわたる雑音の影響を受けてしまい、この信号を等化することで等化出力もまた耐雑音の点で不利になる。さらに、本来の等化器は伝送波形の歪みの補償を目的としているのに対して、一時刻前との差分波形に対して等化を行うため、波形等化器内部の構成が複雑になり、処理量の増大や補償精度の劣化が懸念される。

## 【0010】

【発明が解決しようとする課題】本発明の目的は、 $\pi/4$ シフトQPSK方式の復調器に波形等化器を適用する場合に最適な受信機の構成方法を提供し、効果的にフェージング等による電波伝搬路の歪みを補償し、品質の優れたデジタル通信を実現することを目的とする。

## 【0011】

【課題を解決するための手段】上記目的を達成するため、本発明の $\pi/4$ シフトQPSK復調器は、少なくとも、 $\pi/4$ シフトQPSKの入力受信信号を同期検波する同期検波器と、次段のフェージング補正用の等化器と、次段のQPSK復合信号を得る差動復合を有する。

【0012】この結果、本発明による復調方式によれば、波形歪みの補償精度が高く、伝送品質の耐雑音特性が向上する。

## 【0013】

【発明の実施の形態】図1に本発明の基本的実施例のブロック図を示す。

【0014】図中、42は波形等化器、43は同期系回路、44は同期検波器、45は差動復号器、46は差動処理器である。入力信号は、同期検波器44を通り、等化器42で波形歪みが補償される。この信号を差動復合器45で差動復号して送信データが出力される。同時に、同期検波出力は差動処理器46で差動処理され、同期系回路43の入力となる。

【0015】ここで、同期検波器44について説明する。

【0016】図5は、同期検波器の一構成例を示すブロック図である。図中38は搬送波再生器である。31～36の構成要素は先に説明した図6と同じものであり、機能も同じである。この同期検波方式では、遅延検波方式における遅延信号の代わりに、搬送波再生器38が生成する基準搬送波信号を用いる。

【0017】遅延検波方式と同期検波方式の二検波方式を比較すると、耐雑音特性は同期検波方式の方が優れ、回路の簡易さの点では遅延検波方式が有利であるといえる。

【0018】以下、本発明を適用した実施例を説明する。

【0019】図2に示す第1の実施例は、等化出力のシンボル判定を行い、そのシンボルから差動復号により送信データを決定するものである。

【0020】同図中、44は上記の同期検波器、15は波形等化器、12はトレーニングシンボル系列生成器、ここで、トレーニングシンボル系列とは、予め定められた固定シンボル系列であり、受信側にも既知となる。これは、送信データに基づいて作成される未知のシンボル系列とともに送信される。トレーニングシンボル系列生成器12は、受信側においてこのトレーニングシンボル系列を生成するものである。

【0021】13は差動処理器、14は同期回路、16は判定器、17は差動復号器である。同期検波器11の出力はトレーニングシンボル系列生成器12の出力を参照信号とする等化器15により、歪みが補償される。同期検波に使用される基準搬送波は、同期検波器11の出力を13で差動処理して得られた信号から同期回路14によって作られる。等化器15の出力は、判定器16によって4値の判定が行われ、この出力から差動復号器17で送信データが決定される。なお、判定器17の判定境界はシンボル番号の偶奇によって、 $45^\circ$ の位相差を有する二つの判定面を交互に用いる。

【0022】図3に示す第2の実施例は、等化出力を差動処理した後に判定を行い、直接送信データを決定するものである。

【0023】同図中、18は差動処理器、19は判定器である。11から15の構成要素は図2と同じものであり、機能も同じである。等化出力は差動処理器18によって一時刻前のシンボルとの差に変換される。この出力を判定器19によって4値の判定を行い、送信データが決定される。この場合は図1の判定器16とは異なり、判定面は一つでよいという特長を持つ。

【0024】図4に示す第3の実施例は、本発明を任意の系列推定器を含む構成に適用した例である。

【0025】同図中、20は系列推定器であり、11から14および17の構成要素は図1と同じものであり、機能も同じである。系列推定器20では送信シンボルを受信信号から推定して出力する。差動復号器17でこの推定シンボルを差動復号して送信データを出力する。

## 【0026】

【発明の効果】本発明による復調方式によれば、波形歪みの補償精度が高く、伝送品質の耐雑音特性が向上する。遅延検波方式を含む復調方式と比較して、検波器と差動復号器が個別に必要であり、同期系回路のためにさらに差動処理器が必要となるが、遅延検波方式でも実際の回路構成の場合は、局部搬送波発生回路にAFC等を用いるため、回路規模には大差がない。また、現在のLSI技術によれば容易に構成が可能である。

【0027】本発明によれば、 $\pi/4$ シフトQPSK変調方式を用いるデジタル無線装置において、QPSK変調方式と同様の方式を持つ波形等化器を用いることにより、効果的にフェージング等による電波伝搬路の歪みを補償し、品質の優れたデジタル通信を実現できる。

## 【図面の簡単な説明】

【図1】本発明の基本的実施例を示す $\pi/4$ シフトQPSK用のデジタル復調器の構成ブロック図。

【図2】本発明の第1の実施例を示す $\pi/4$ シフトQPSK用のデジタル復調器のブロック図。

【図3】本発明の第2の実施例を示す $\pi/4$ シフトQPSK用のデジタル復調器のブロック図。

【図4】本発明の第3の実施例を示す $\pi/4$ シフトQPSK用のデジタル復調器のブロック図。

SK用のデジタル復調器のブロック図。

【図5】周知の同期検波方式のブロック図。

【図6】周知の遅延検波方式のブロック図。

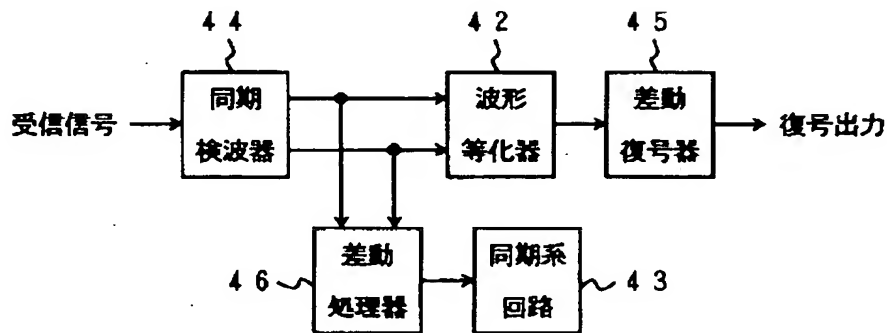
【図7】遅延検波方式を用いた $\pi/4$ シフトQPSK用のデジタル復調器ブロック図。

【符号の説明】

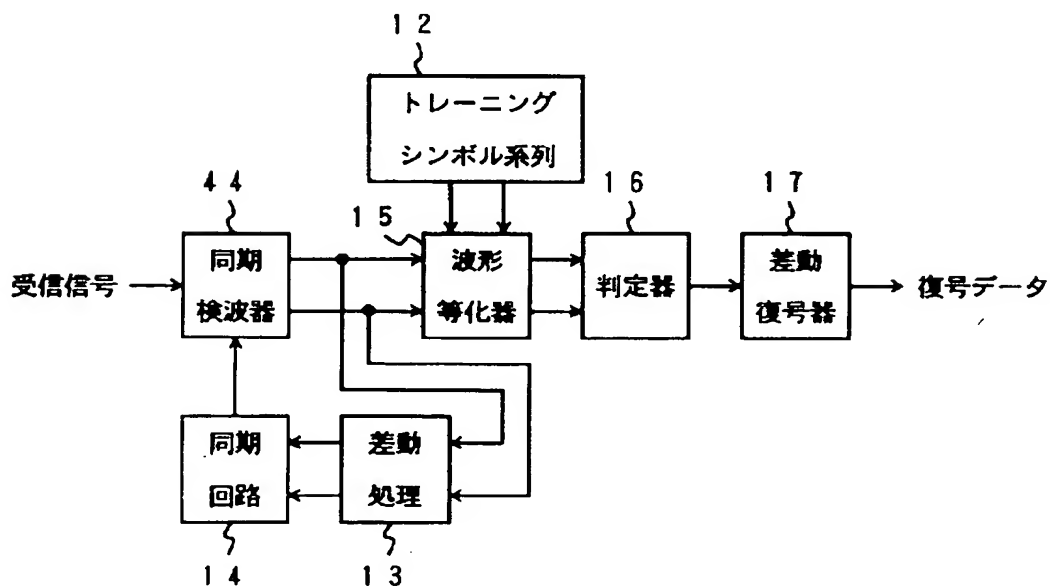
11 同期検波器、12 トレーニングシンボル系列生成器、13 差動処理器、14 同期回路、15 波形

等化器、16 判定器、17 差動復号器、18 差動処理器、19 判定器、20 シンボル系列推定器、31 帯域通過フィルタ、32、33 周波数混合器、34  $90^\circ$  移相器、35、36 低域通過フィルタ、37 遅延素子、38 搬送波再生回路、41 遅延検波器、42 波形等化器、43 同期系回路、44 同期検波器、45 差動復号器、46 差動処理器

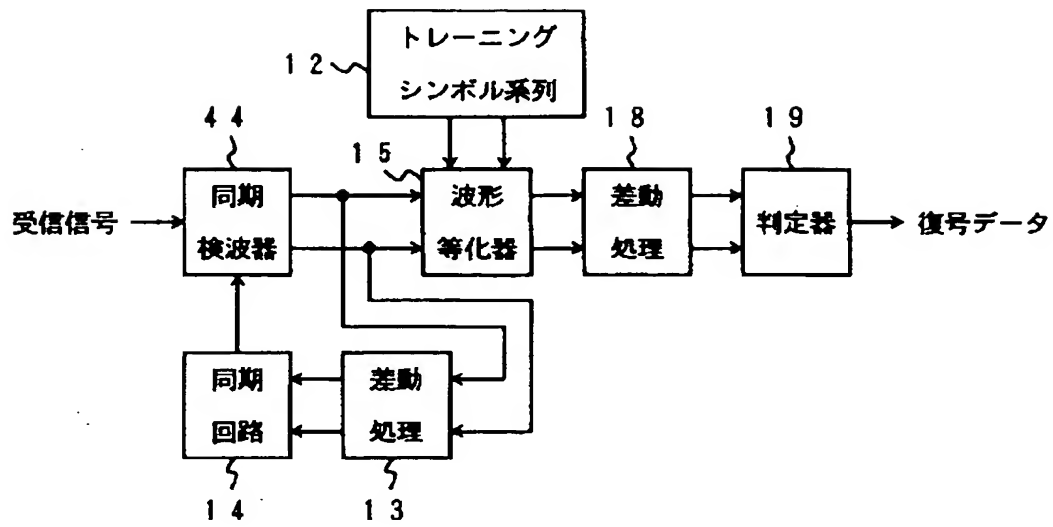
【図1】



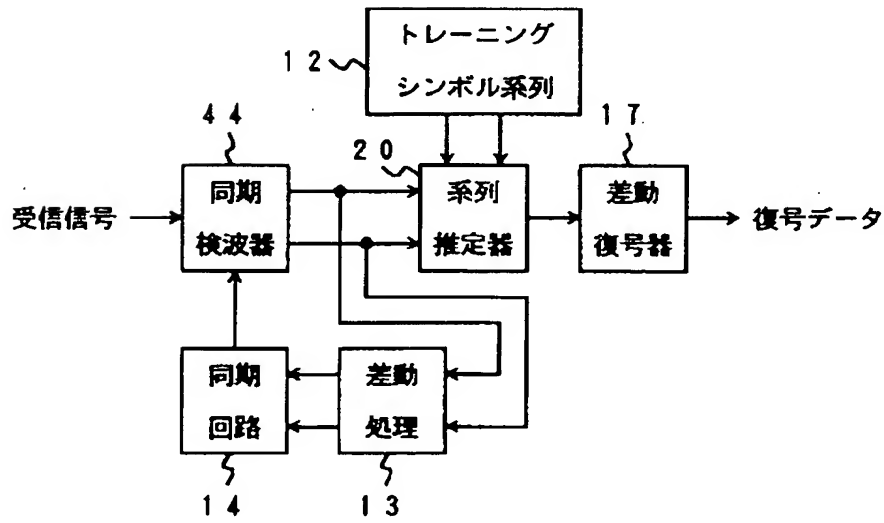
【図2】



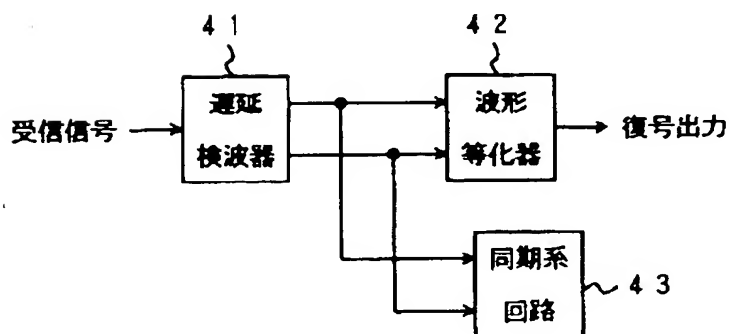
【図 3】



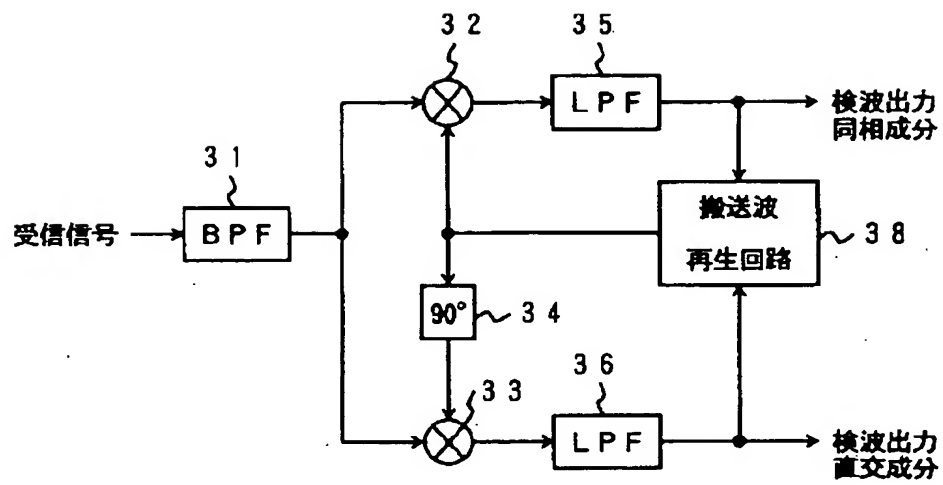
【図 4】



【図 7】



【図 5】



【図 6】

